



JUSTIN WEEMAELS

GÉNIE RF ET MICROÉLECTRONIQUE

Je suis à la recherche d'un CDI/CDD pour rejoindre INSIGHT SIP et je suis disponible immédiatement.

CONTACT

weemaelsjustin@gmail.com
+33 7 44 43 52 55
Quartier des Baumettes, Nice
24 ans - Véhiculé

PROFIL

Jeune ingénieur en électronique motivé à intégrer une entreprise innovante dans les alentours de Nice ; idéalement dans le domaine de la conception RF et programmation.

COMPÉTENCES

Calme et sérieux
Ambitieux et bosseur
Électronique et programmation
Fiabilité
Adaptabilité
Curieux et engagé
Cum laude formation initiale RF et télécommunications

INTÉRÊTS

Hockey sur gazon et football
La dolce vita italienne

ÉDUCATION

2022 – 2025, École Polytechnique de Louvain, Belgique

Master en génie électrique, microélectronique ; spécialisation en circuits et systèmes électroniques, dispositifs électroniques avancés et systèmes de télécommunication. Cum laude.
Superviseur : Prof. Denis Flandre.

2019 – 2023, École Polytechnique de Louvain, Belgique

Licence en sciences de l'ingénierie, spécialisation en génie électrique.

EXPÉRIENCE PROFESSIONNELLE

Août – Septembre 2024, SnT, Luxembourg

Projet junior SURF au sein du bureau de recherche SPARC :

- Conception de l'architecture électronique hardware d'un ADC modulo
- Spécifications et cahier de charges à respecter avec Dr. Thomas Feuillen
- Discussion des simulations et banc de tests sur Eldo/Python
- Effets parasites et layout sur Cadence/ModelSim

Projets académiques, École Polytechnique de Louvain, Belgique

- Compensation digitale de circuits analogiques d'un récepteur IR_UWB intégré dans un WU65TRX
- Simulation du système optimisé analogique et conception d'un DCDL sur Cadence/ModelSim
- Optimisation digitale en Verilog-AMS d'un offset d'entrée d'un comparateur et du jitter de la PLL intégrée pour minimiser le BER
- Caractérisation et compensation de la variabilité technologique sur le récepteur et sur la clock
- Simulations d'un Miller OTA sur Eldo/ModelSim et effets parasites sur Cadence
- Conception digitale d'un coprocesseur en System Verilog/Assembler ARM sur le FPGA DE0-Nano
- Rédaction des bancs de tests et vérification du système complet sur Raspberry Pi
- Conception de l'architecture d'un système de détection sans fil sur carte NUCLEO-144 : ADC, gestion de puissance, antennes, télécommunications et classification des données

COMPÉTENCES LINGUISTIQUES ET INFORMATIQUES

Français – Langue maternelle (C2)

Anglais – Capacité professionnelle complète (C1)

Italien/Néerlandais – Bonnes connaissances (B1)

Outils – Cadence, ModelSim, LTSpice, ADS

Code – Python, C, Eldo, Verilog, VHDL

Bureautique – Microsoft Office, LaTeX